

Lista 05 de Exercícios de Sistemas Digitais – MCTA024  
UFABC – Prof. José Artur Quilici-Gonzalez – 2017-2

1. Escreva uma descrição VHDL (*entity* e *architecture*) dos seguintes componentes:

(a) Porta **OR** com três entradas

(b) Porta **Inversora**

2. Escreva uma descrição VHDL (*entity* e *architecture*) de um **Gerador de Paridade Par** de 4 bits (A3, A2, A1, A0 e saída P).

3. Construa a Tabela da Verdade de um **Meio\_Somador** que some dois bits (X e Y) e produza na saída o resultado da Soma (S), além do valor do Vai-Um (C). Escreva as Funções Booleanas da Soma (S) e do Vai-Um (C) em função das entradas X e Y usando os operadores XOR e AND. Escreva uma descrição VHDL (*entity* e *architecture*) do Meio\_Somador.

4. Construa a Tabela da Verdade de um **Somador\_Completo** que some dois bits (X e Y) levando em conta uma terceira entrada que representa o Vem-Um (Z) de uma soma anterior e produza na saída o resultado da Soma (S), além do valor do Vai-Um (C). Escreva a Função Booleana da Soma (S) em função das entradas X, Y e Z usando o operador XOR, e comprove que a Função Booleana do Vai-Um (C) pode ser expressa por  $C=XY+XZ+YZ$ . Escreva uma descrição VHDL (*entity* e *architecture*) do Somador\_Completo.