

Lista 06 de Exercícios de Sistemas Digitais – MCTA024
UFABC – Prof. José Artur Quilici-Gonzalez – 2017-2

1. Projete um circuito Lógico para detectar a igualdade de dois números binários x e y de tal forma que sua saída z será nível ALTO quando eles forem iguais.

2. Projete um circuito Lógico para detectar a igualdade de dois números binários x_1, x_0 e y_1, y_0 de tal forma que sua saída z será nível ALTO quando os dois números binários x_1, x_0 e y_1, y_0 forem iguais.

3. Escreva uma descrição VHDL (*entity* e *architecture*) do Circuito Lógico Detector de Igualdade do Ex. 2.

4. Implemente o Circuito Lógico Detector de Igualdade do Ex. 2 com um MUX 8x1. Apresente a descrição VHDL.